

Prototypenfertigung von System-in-Foil mit ultradünnen Siliziumchips bei Hahn-Schickard

Folienbasierte Mikrosysteme mit integrierten, ultradünnen Siliziumchips, besser bekannt als System-in-Foil (SiF), ermöglichen einen Einsatz überall dort, wo konventionelle Schaltungsträger an ihre Grenzen kommen (Abbildung 1). Durch die geringe Bauhöhe können solche Systeme in dünnwandige Strukturen integriert werden. Das erlaubt beispielsweise die Nachrüstung von Produktionsanlagen mit Sensorik („Retrofit“), die Funktionalisierung von Leichtbau-Elementen oder eine platzsparende Batterieüberwachung. In der Luft- und Raumfahrt und bei Elektrofahrzeugen können SiF einen Beitrag zur Gewichtseinsparung leisten. Weiterhin lässt die hohe mechanische Flexibilität dynamische Bewegungen zu, so dass SiF auch in gekrümmte Bauräume eingebaut oder für körpernahe Sensoren und in Form von Smart Wearables für medizintechnische Anwendungen realisiert werden können.

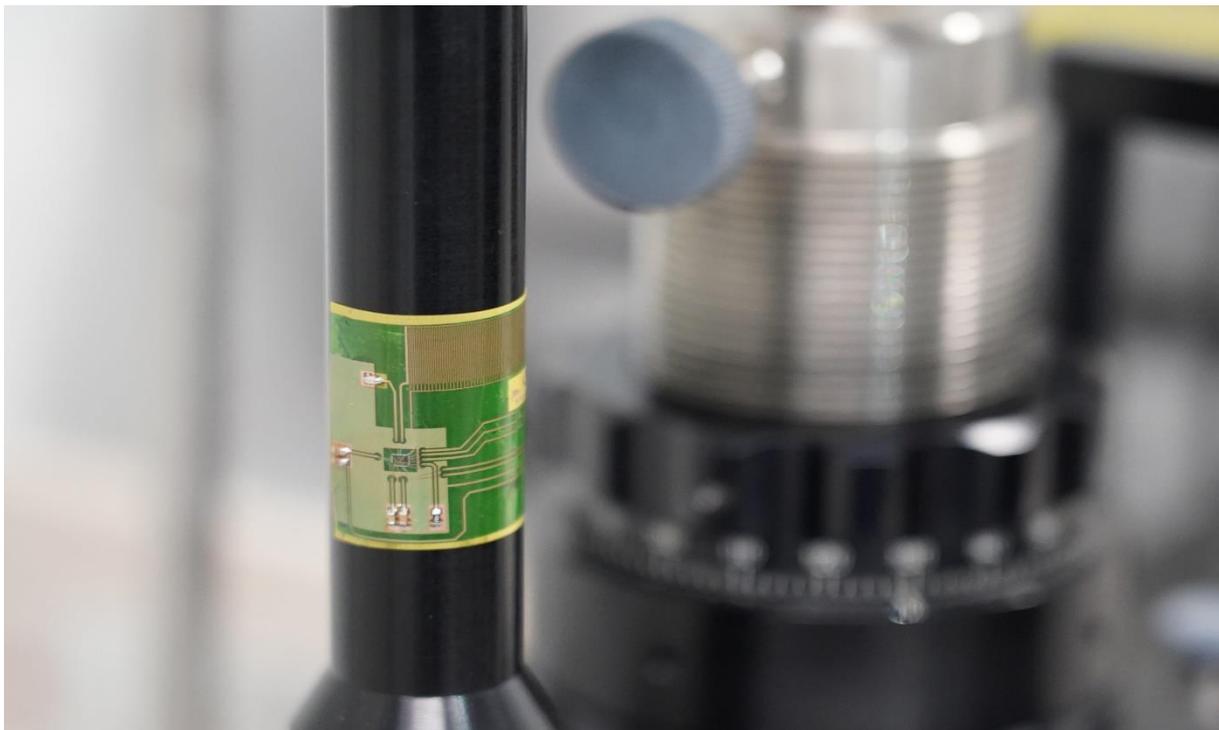


Abbildung 1: System-in-Foil mit ultradünnem Siliziumchip und elektrischer Kontaktierung mit Inkjetdruck.

Für ultradünne Siliziumchips wird die Chiprückseite durch Schleifen abgetragen. Bei Dicken von 50 μm und niedriger wird das kristalline Silizium mechanisch flexibel und kann gebogen werden. Dies erschwert jedoch auch die Handhabung der Siliziumchips während der Prozesskette vom Pick-&-Place-Prozess bis hin zur klebtechnischen Montage. Eine ungeeignete Aufnahme der ultradünnen Chips mit einem Ansaugwerkzeug kann zum Sprödbbruch führen. Weiterhin neigen die rückgedünnten Chips durch die Strukturen auf der Oberfläche zu thermo-mechanischen Spannungen, die eine Wölbung des gesamten Siliziumchips zur Folge hat, wenn dieser während der Montage nicht konstant fixiert wird.

Das Hahn-Schickard-Institut für Mikroaufbautechnik entwickelte manuelle sowie automatisierbare Prozesse zur Montage von ultradünnen Siliziumchips [1] mit Hilfe von Klebverfahren. Hierbei wird auf den Foliensubstraten eine homogene Klebstoffverteilung mit wenigen Mikrometern Dicke erreicht, so dass der Klebstoff keine Versteifung des biegbaren Chips bewirkt. Nach der Montage wurde zum Schutz der empfindlichen Chips mittels Sprühbeschichtung eine Einbettung in flexiblen Lötstopplack durchgeführt. Die nur 15-20 μm dicke Lötstopplackschicht wurde fotolithografisch strukturiert, um die

Kontaktflächen auf dem Siliziumchip zu öffnen. Da hierbei ein maskenloses Direktbelichtungs-Verfahren auf Basis von UV-LEDs eingesetzt wurde, konnten die Layouts zur Öffnung der Kontaktflächen sowie die Position der Öffnungen individuell variiert werden, beispielsweise zur Fertigung von Prototypen oder um eine eventuelle Verdrehung der Chips bei der Montage auszugleichen.

Die elektrische Kontaktierung der ultradünnen Siliziumchips erfolgt durch Inkjetdruck von nanopartikulären Metalltinten. Sowohl Tinten mit Silber- als auch Goldnanopartikeln wurden untersucht (Abbildung 2). Die unterschiedlichen Lösungsmittel der Tinten bewirkten unterschiedliche Benetzungseigenschaften, die sich sowohl als Coffee-Stain-Effekt als auch als Marangoni-Effekt äußerten [2].

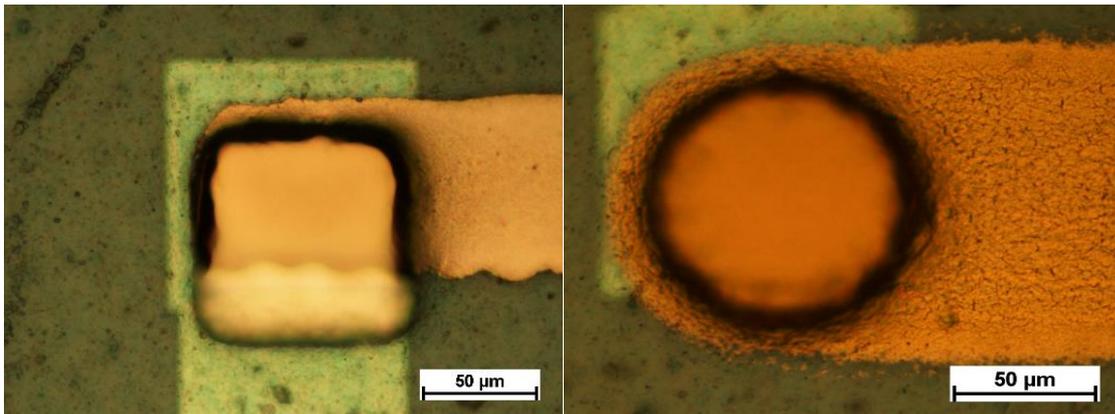


Abbildung 2: Inkjetgedruckte Leiterbahnen zur Kontaktierung der Chippads. Links: Quadratisches Kontaktloch mit Silber-Leiterbahn. Rechts: Rundes Kontaktloch mit Gold-Leiterbahn.

Neben ultradünnen Siliziumchips sind auf SiF meist auch SMD, wie beispielsweise Kondensatoren oder Widerstände, notwendig. Zur Bestimmung der Ausfallwahrscheinlichkeit der kontaktierten Komponenten wurde ein Biegeprüfstand aufgebaut, mit dem SiF unter definierten Biegeradien dynamisch belastet und mit dem unterschiedliche Metallisierungsschichten und Kontaktierungsverfahren untersucht werden können. So zeigte sich beispielweise eine Tendenz zu höherer Biegezyklenanzahl bis zum Ausfall bei leitfähig geklebten SMD im Vergleich zu gelöteten SMD [3]. Der Formfaktor der SMD hingegen zeigte einen vernachlässigbaren Einfluss.

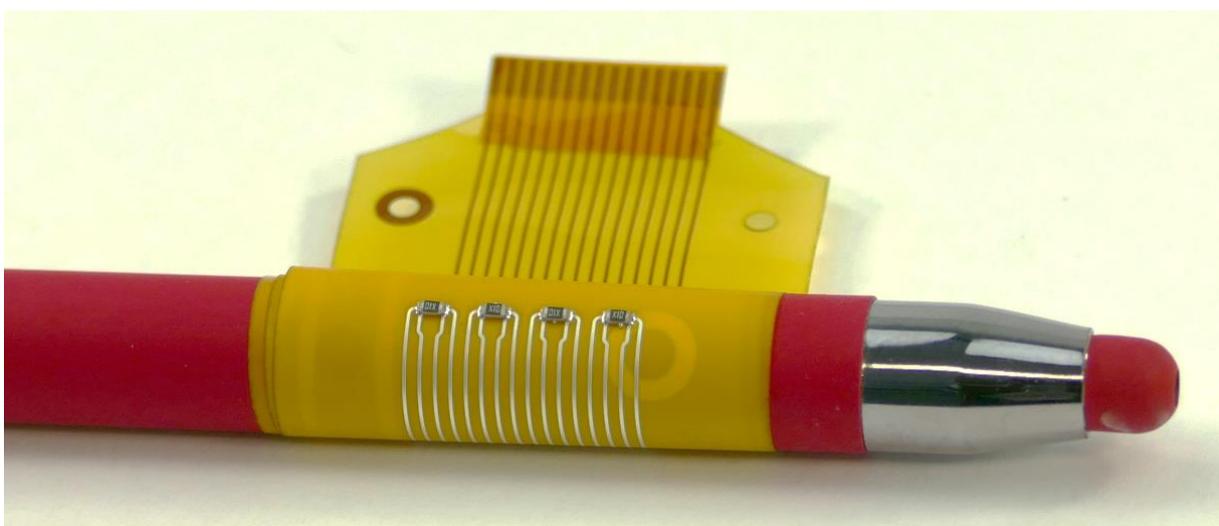


Abbildung 3: Folienbasiertes System zur Charakterisierung der Biegegewebselfestigkeit.

Literatur:

1. Janek, F.; Saller, E.; Müller, E.; Meißner, T.; Weser, S.; Barth, M.; Eberhardt, W.; Zimmermann, A. Feasibility Study of an Automated Assembly Process for Ultrathin Chips. *Micromachines* **2020**, *11*, 654, doi:10.3390/mi11070654.
2. Janek, F.; Eichhorn, N.; Weser, S.; Gläser, K.; Eberhardt, W.; Zimmermann, A. Embedding of Ultrathin Chips in Highly Flexible, Photosensitive Solder Mask Resist. *Micromachines* **2021**, *12*, 856, doi:10.3390/mi12080856.
3. Saleh, R.; Schütt, S.; Barth, M.; Lang, T.; Eberhardt, W.; Zimmermann, A. Assembly of Surface-Mounted Devices on Flexible Substrates by Isotropic Conductive Adhesive and Solder and Lifetime Characterization. *Micromachines* **2022**, *13*, doi:10.3390/mi13081240.